

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-062850

(43)Date of publication of application : 28.02.2002

(51)Int.Cl.

G09G 3/36
G02F 1/133
G09G 3/20
G09G 3/34

(21)Application number : 2000-248616

(71)Applicant : ADVANCED DISPLAY INC

(22)Date of filing : 18.08.2000

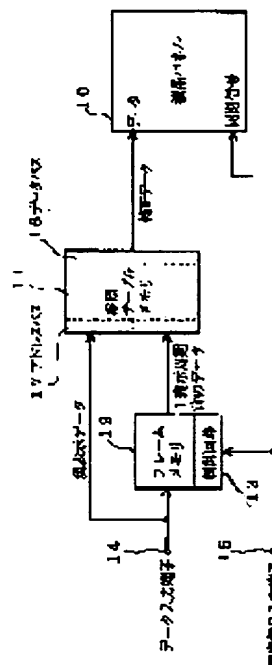
(72)Inventor : MIYAKE SHIRO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a fast-response liquid crystal panel of which the liquid crystal finishes a response within one display cycle.

SOLUTION: A driving circuit has a memory 12 for storing a data corresponding to a level of a signal to be supplied to a liquid crystal panel 10 for one display cycle, and a reference table memory 11 for generating a data which is decided by a data corresponding to a current signal level and the data corresponding to the signal level of one preceding display cycle stored in the memory 12 and is to be supplied to the liquid crystal panel, and in the reference table memory 11, an auxiliary signal data is written beforehand, to which the liquid crystal panel 10 almost finishes responding within one display cycle, and after the inputted display data has permanently been converted into a signal level data corrected with the data in the reference table memory 11, the display data is supplied to the liquid crystal panel 10, and thereby a liquid crystal display device finishing the response within one display cycle is obtained.



LEGAL STATUS

[Date of request for examination] 20.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2002-62850
(P2002-62850A)

(43)公開日 平成14年2月28日(2002.2.28)

(51)Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 7 0	G 0 2 F 1/133	5 7 0 5 C 0 0 6
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 F 5 C 0 8 0
	6 4 1		6 4 1 C
3/34		3/34 J	
審査請求 未請求 請求項の数3 O L (全 7 頁)			

(21)出願番号 特願2000-248816(P2000-248816)

(22)出願日 平成12年8月18日(2000.8.18)

(71)出願人 595059058

株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地

(72)発明者 三宅 史郎

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(74)代理人 100073759

弁理士 大岩 増雄

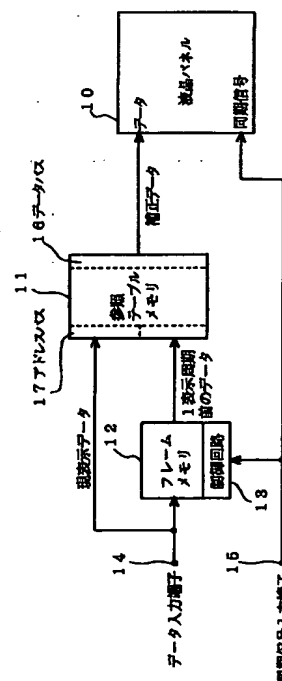
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 液晶の応答が1表示周期内に完了する高速応答液晶パネルを得る。

【解決手段】 駆動回路が液晶パネル10に供給する信号レベルに相当するデータを1表示周期の期間記憶するメモリ12、および現信号レベルの相当するデータとメモリに記憶された1表示周期前の信号レベルに相当するデータによって決定される液晶パネルへの供給データを生成するための参照テーブルメモリ11とを有しており、参照テーブルメモリ11には液晶パネル10の応答が1表示周期内にほぼ完了する補正信号データを書き込んでおき、入力された表示データを参照テーブルメモリ11のデータにより補正された信号レベルデータに常時変換した後、液晶パネル10へ供給することにより、1表示内に応答が完了する液晶表示装置を得る。



【特許請求の範囲】

【請求項 1】 液晶パネル、表示データを 1 表示周期の期間記憶するメモリ、および現表示データと上記メモリに記憶された 1 表示周期前の表示データとを受けて上記液晶パネルへ出力信号を供給する参照テーブルメモリを備え、上記参照テーブルメモリは、現表示データと 1 周期前の表示データとのレベル差に応じて、表示データによる上記液晶パネルの光学応答を 1 表示周期内にほぼ完了させるように書き込まれた補正信号データに従って表示データのレベル補正を行い、出力信号として上記液晶パネルに供給するようにしたことを特徴とする液晶表示装置。

【請求項 2】 参照テーブルメモリにより補正された表示データの信号レベル幅を、補正前の表示データの信号レベル幅より小さくするように圧縮し、これにより生じた差分の信号レベルを、表示データのレベル補正時の補正信号として利用するようにしたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 補正された表示データの信号レベルの幅を、補正前の表示データの信号レベル幅より小さくしたことにより生じる液晶パネルの輝度の低下を、液晶パネルの背後照明の輝度を上げることにより補うようにしたことを特徴とする請求項 2 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶パネルを用いた液晶表示装置に関するものである。

【0002】

【従来の技術】液晶パネルは外部からの電気信号によって画面の表示切換を行う。液晶パネルは一般的には外部から表示データを受け取り、表示データを予め定められた電圧レベルの電気信号波形に変換し、これを液晶に印加することにより表示を行っている。この液晶の表示の切換に要する時間は、一般的には数十msである。液晶に電気信号を印加したときの応答波形の例を図 7 に示す。

【0003】図 7 で、電気信号波形 101 は、液晶に印加する電圧を示し、横軸は時間、縦軸は信号レベルを表す。期間 1 は低い信号レベル 1、期間 2 は高い信号レベル 2 になっている。図 7 で、光学応答波形 102 は、上記電気信号波形 101 の電圧を印加したときの液晶の光学応答波形であり、横軸は電気信号波形に対応した時間、縦軸は液晶の光透過率を示す。期間 1 は低い透過率レベル 1、期間 2 は高い透過率レベル 2 になっている。

【0004】信号レベルが 1 から 2 へ切り替わった場合には、液晶の光学応答に遅延があるため、期間 3 のような過渡的な状態が存在することになる。透過率レベル 1 を 0%、透過率レベル 2 を 100%としたときの透過率が、10%から 90%まで変化するのに要する時間をその液晶パネルの立ち上がり応答時間あるいは応答速度と

呼んでいる。また、信号レベルが高い状態から低い状態へ変化する場合も、同様に、透過率が 90%から 10%まで変化する時間をその液晶パネルの立ち下がり応答時間と呼んでいる。

【0005】

【発明が解決しようとする課題】液晶ディスプレイは、テレビ信号やパソコンの信号で駆動される場合が多いが、これらの信号の画面切換周波数は 60Hz 前後であるのが一般的である。すなわち 1 画面の表示期間は約 16.7ms であり、画面はこの時間の間隔で常に書き換えられている。一方、液晶パネルの応答速度は一般的には 30~60ms であり、60Hz の画面切換周波数では十分に応答が完了していない。

【0006】このような液晶パネルの応答速度の遅さを改善する手法として、液晶パネル駆動信号の切換時に、一時的に高い信号レベルもしくは低い信号レベルを印加し、液晶を加速的に動かす手法が、例えば特許第 2616652 号に提案されている。この手法は、液晶の応答速度が数 100ms と比較的遅い、スーパー・ツイステッド・ネマチック (STN) 液晶パネルに適用される技術である。応答速度の遅い液晶パネルにこの技術は有効であり、例えばこの手法を用いた場合の駆動信号波形および液晶パネルの応答波形は、図 8 に示すように、応答速度を 102 から 102a のように改善することができる。

【0007】しかし、最近の薄膜トランジスタを用いた TFT-LCD のように、液晶の応答速度が数 10ms と比較的早い液晶パネルに適用すると、例えば電気信号波形 101 が低い電圧から高い電圧へ切り替わる場合には、図 9 のように光学応答 102 にオーバーシュートが発生する場合があります。表示の視認性上好ましくない。また逆に、高い電圧から低い電圧に切り替わる場合にはアンダーシュートが発生する場合があります。

【0008】さらには、表示の切換後の信号レベルが最大レベルの場合、それ以上のレベルの補正信号を発生できないため、応答速度の改善を行うことができないという問題を有している。

【0009】

【課題を解決するための手段】この発明に係る液晶表示装置は、液晶パネル、表示データを 1 表示周期の期間記憶するメモリ、および現表示データと上記メモリに記憶された 1 表示周期前の表示データとを受けて上記液晶パネルへ出力信号を供給する参照テーブルメモリを備え、上記参照テーブルメモリは、現表示データと 1 周期前の表示データとのレベル差に応じて、表示データによる上記液晶パネルの光学応答を 1 表示周期内にほぼ完了させるように書き込まれた補正信号データに従って表示データのレベル補正を行い、出力信号として上記液晶パネルに供給するようにしたものである。

【0010】また、参照テーブルメモリにより補正され

た表示データの信号レベル幅を、補正前の表示データの信号レベル幅より小さくなるように圧縮し、これにより生じた差分の信号レベルを、表示データのレベル補正時の補正信号として利用するようにしたものである。

【0011】また、補正された表示データの信号レベルの幅を、補正前の表示データの信号レベル幅より小さくしたことにより生じる液晶パネルの輝度の低下を、液晶パネルの背後照明の輝度を上げることに補うようにしたものである。

【0012】

【発明の実施の形態】はじめに、図1を用いてこの発明の概念を説明する。図1のグラフにおいて、横軸は時間、縦軸は電気信号（以下単に信号と呼ぶ）波形101およびその信号が印加された液晶パネルの光学応答波形102の光透過率である。図は信号レベルが信号レベル1から信号レベル2に変化したときの液晶の光学応答変化を記録したものであり、透過率レベル1が信号レベル1の場合の所望の透過率、透過率レベル2が信号レベル2の場合の所望の透過率である。

【0013】信号レベル3、4、5は、本来の信号レベルは信号レベル2であるが、信号レベルを1から2へ切り換える場合に、液晶を加速的に動かすために補正された信号レベルであり、1表示周期分出力したものである。この補正された信号レベルが信号レベル3のように補正が過多である場合には、光学応答波形102は応答3のようにオーバーシュートしてしまい、また、信号レベルが信号レベル4のように補正が過小である場合には、光学応答波形は応答4のように、1表示周期期間で応答が完了しない。補正信号レベルを5のように最適なるように選ぶことにより、光学応答波形は応答5のようにちょうど1表示周期内に応答が完了することができる。

【0014】この補正信号レベルは、初期の信号レベル1と表示切換後の信号レベル2の大きさによって、最適値を一意的に決めることができる。そこで、この発明の第1の手法として、表示すべきデータの変化のすべての場合の補正信号レベルを予め測定し、これをテーブルとして準備しておくことにより、表示信号レベルが切り替わった場合、切換の前と後の信号レベルから、1表示周期に過不足なく光学応答を完了することのできる補正信号レベルを選び出して液晶パネルに印加する。

【0015】例えば、 n 階調の表示を行うことができる液晶パネルは、表示切換の組み合わせの場合の数は n^2 通りであるので、 n^2 個の補正信号レベルをテーブルとして、例えばROM（リード・オンリー・メモリ）に記憶しておく。

【0016】ここで、液晶パネルへ供給される元の信号レベル変化の目標値が、信号レベルの最大値もしくは最小値である場合、前述した補正信号を生成することができない。このような場合には、元の信号レベルを圧縮す

ることにより解決できる。すなわち、この発明の第2の手法として、信号レベルを常にある割合で圧縮することで信号レベルにレベルの余裕を持たせ、最大信号レベルへの信号変化があった場合、最大信号レベルはレベルが下げられ、生じた余裕の部分を用いて補正信号レベルを発生する。

【0017】また、上記第2の手法では、圧縮変換後の信号レベルの最大値は、もとの信号レベルの最大値より小さくなってしまうため、このことによる液晶パネルの透過率の低下を、液晶パネルの背後照明の輝度を上げることに補い、人の目に違和感を与えないようにする。

【0018】実施の形態1. 図2は、この発明の実施の形態1に係る駆動信号波形を生成するための液晶パネル駆動回路のブロック図である。図において、10は液晶表示装置の液晶パネル、11は参照テーブルメモリ（補正データROM）、12はフレームメモリ、13は制御回路、14はデータ入力端子、15は同期信号入力端子、16は参照テーブルメモリ11のデータバス、17は同じく参照テーブルメモリ11のアドレスバスである。

【0019】液晶表示装置の液晶パネル10は、表示データをデジタルで入力するのが一般的であり、この回路も表示データがデジタルであることを想定したものであり、ここでは表示信号レベル数すなわち表示データ数が8ビットの256階調である場合を想定している。表示データ数が256個であるから、予め準備する補正信号レベルデータの個数は2562個であり、8ビットのデータバス16で16ビットのアドレスバス17を有する補正データROM11を用いることにより、すべてのデータを記憶させておくことができる。

【0020】入力端子14から入力される表示データは、参照テーブルメモリ11のアドレス内8ビットに入力されると共に、フレームメモリ12にも入力される。フレームメモリ12からは1表示周期分遅延したデータが出力され、遅延データは参照テーブルメモリ11のアドレスの残り8ビットに入力される。参照テーブルメモリ11には前述したような、すべての信号レベル変化の組み合わせにおいて、信号レベルが変化した場合に応答が1表示周期内に過不足なく完了する補正データがテーブルとして予め書き込まれている。データは256×256のマトリクス状に表記されるが、図3にその一部を示す。

【0021】このような回路構成および補正データを書き込んだ参照テーブルメモリ（ROM）を準備することにより、現在の表示すべき信号レベルと1表示周期前の信号レベルとから常時決定される所望の表示信号レベルを補正データとして液晶パネル10に印加することができ、どのような信号レベルの切換においても高速応答の表示を得ることができる。

【0022】実施の形態2. 次に、常に元の信号を圧縮しながら補正信号を生成する具体的手法について説明する。8ビットすなわち256レベルの表示を行うことができる液晶パネルでは、例えば、常にデータを256分の200に圧縮するデータ基準にする。1表示周期前の信号レベルと現在の信号レベルが等しい場合は、例えば図3のテーブルの対角線上の値が補正データとして選ばれるが、実施の形態1ではここには元の信号レベルのデータがそのまま書き込まれていた。本実施の形態2では、図4のように、テーブルの対角線上には、1表示周期前の信号レベルと現在の信号レベルが等しい場合のデータとして、元のデータを256分の200に圧縮したデータを予め準備しておく。

【0023】このようにすることにより、元のデータの信号レベルが256であった場合に、出力される信号レベルは200になり、あまった201から256の信号レベルは補正信号を生成することに利用することができるようになる。図5にこの手法を用いて液晶パネルを駆動する場合の電気信号レベルの時間変化を示す。破線で示す元の信号波形101が信号レベル6から最大信号レベル7に変化する場合、信号レベル6、7はそれぞれ256分の200に圧縮された実線で示す新しい信号レベル8、9になり、また補正信号が信号レベル10で生成できている。

【0024】実施の形態3. 実施の形態2では液晶パネルに供給する信号レベルを圧縮するため、表示上輝度の低下が発生することになり、液晶パネルを通常の駆動と圧縮を有する駆動を切り換えて表示する場合に輝度の差が違和感をもたらす場合がある。その場合には図6に示すように、通常の駆動と圧縮を有する駆動との切換を、液晶パネルの背後照明の輝度切換と連動させ、信号圧縮を有する駆動を行う場合には、背後照明輝度を高くして信号レベル低下による輝度低下分を補うようにすることにより、望ましい輝度での表示状態を得ることができる。

【0025】図6において、S1、S2は連動する切換スイッチで、スイッチS1は通常駆動接点aと圧縮駆動接点bとを有し、スイッチS2は標準輝度接点cと高輝度接点dとを有する。スイッチS1、S2の可動接点は通常駆動のときは標準輝度を、圧縮駆動のときは高輝度を選択する。

【0026】

【発明の効果】以上のようにこの発明によれば、信号レベル変化のすべての組み合わせについて、1表示周期に応答が過不足なく完了するデータを予め準備しておくことにより、どの信号レベルの変化でもオーバーシュート、アンダーシュートが発生することなしに、液晶パネルの応答を1表示周期内に完了させることができる。

【0027】また、元の信号レベルが最大レベルや最小レベルを有する信号であっても、信号の圧縮により液晶を加速的に動かす補正信号を生成することができるので、液晶パネルの応答を1表示周期内に完了させることができる。

【0028】また、信号の圧縮による輝度の低下を背後照明で補うことにより、液晶パネルの応答を1表示周期内に完了させ、かつ望ましい輝度での表示状態を得ることができる。

【図面の簡単な説明】

【図1】 この発明の補正原理を説明する電気信号および光学応答波形図である。

【図2】 この発明の実施の形態1に係る液晶表示装置の主要回路構成を示すブロック図である。

【図3】 実施の形態1の参照テーブルメモリに用いるデータ例である。

【図4】 この発明の実施の形態2に係る液晶表示装置の参照テーブルメモリに用いるデータ例である。

【図5】 実施の形態2により補正した電気信号波形図である。

【図6】 この発明の実施の形態3に係る液晶表示装置の主要回路構成を示すブロック図である。

【図7】 従来の液晶表示装置の電気信号および光学応答波形図である。

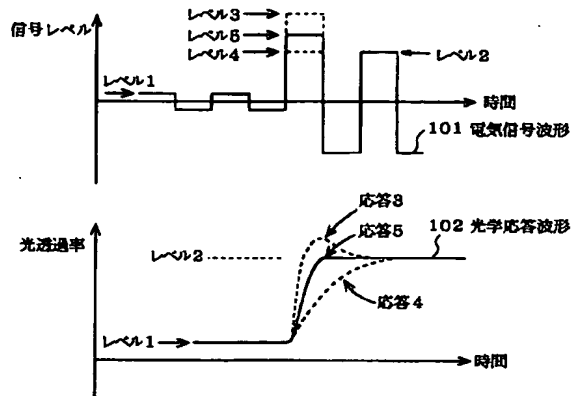
【図8】 従来の補正方法による液晶表示装置の電気信号および光学応答波形図である。

【図9】 従来の補正方法による液晶表示装置の電気信号および光学応答波形図である。

【符号の説明】

10	液晶パネル、	11	参照テーブルメモリ、	12	フレームメモリ、	13	制御回路、	14	データ入力端子、	15	同期信号入力端子、	101	電気信号波形、	102	光学応答波形。
----	--------	----	------------	----	----------	----	-------	----	----------	----	-----------	-----	---------	-----	---------

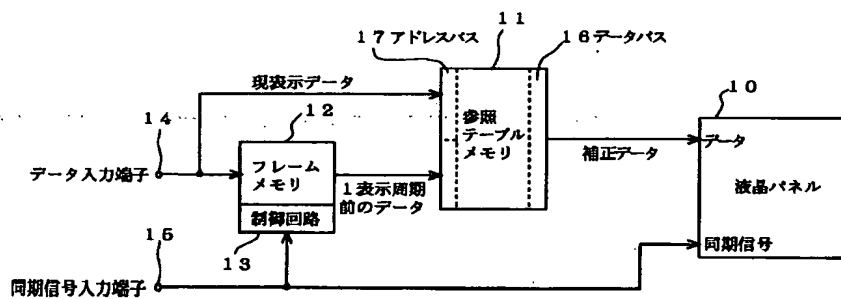
【図1】



【図3】

		アドレス(現画像データ: 8bit)																			
		0	1	2	3	4	5														
アドレス(前画像データ: 8bit)	0	0	0	2	4	6	8	9							250	251	252	253	254	255	
	1	0	1	2	5	7									252	253	254	255	255	255	
	2	0	0	2	4	6										253	254	255	255	255	
	3	0	1	1	3	4										253	254	255	255	255	
	4	0	2	3	3											253	254	255	255	255	
	5	0															254	255	255	255	
																				255	
	250	0																		255	
	251	0	0	0	0	1										251	253	254	255	255	
	252	0	0	0	0	1	2									250	252	255	255	255	
	253	0	0	0	0	1	2									250	251	253	255	255	
	254	0	0	0	0	1	2									249	250	252	254	255	
	255	0	0	0	0	1	2	3								247	249	250	252	254	255

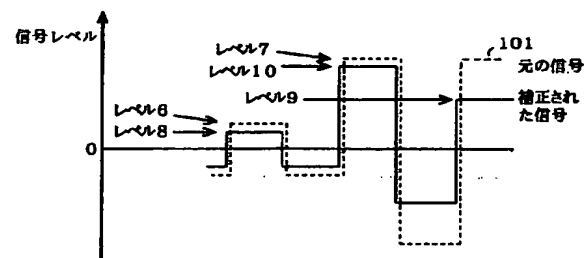
【図2】



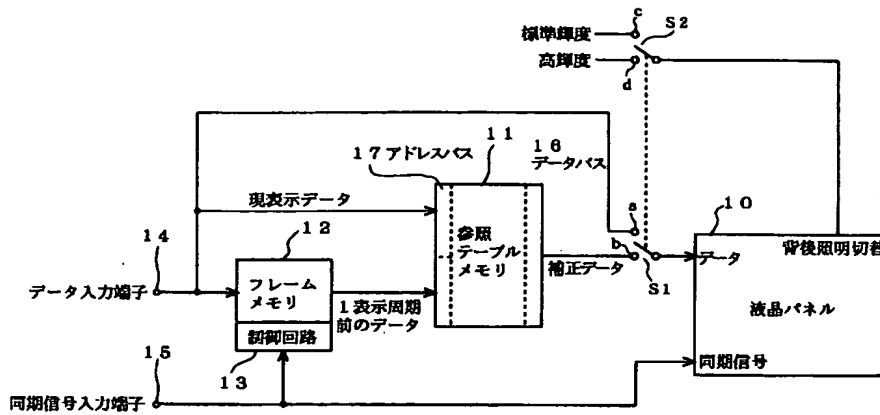
【図4】

		アドレス(現画像データ: 8bit)																						
		0	1	2	3	4	5											250	251	252	253	254	255	
アドレス(前画像データ: 8bit)	0	0	0	2	4	6	8	9											252	253	254	255	255	255
	1	0	1	2	5	7														253	254	255	255	255
	2	0	0	2	4	6														253	254	255	255	255
	3	0	1	1	3	4														253	254	255	255	255
	4	0	2	3	3															253	254	255	255	255
	5	0																			254	255	255	255
																				255				

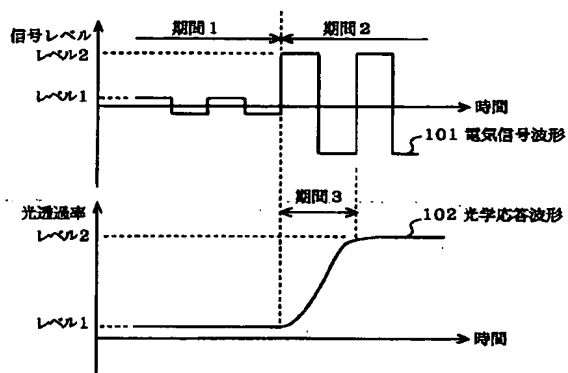
【図5】



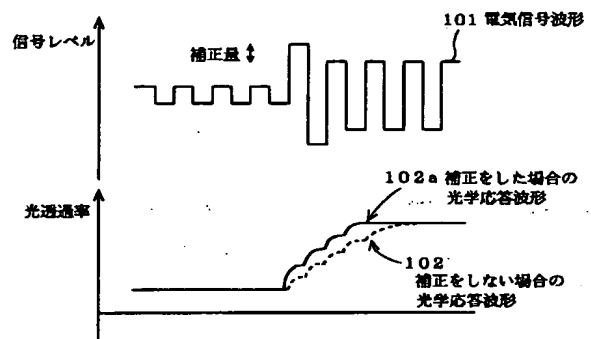
【図6】



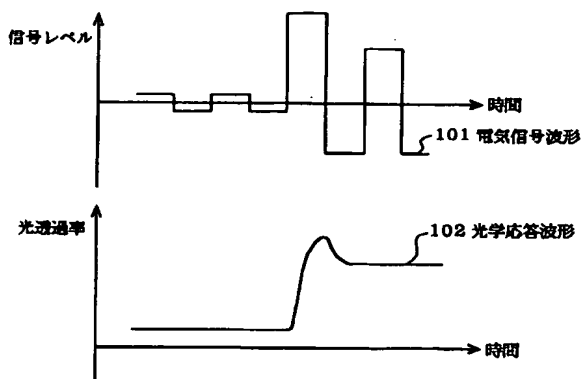
【図7】



【図8】



【図9】



フロントページの続き

Fターム(参考) 2H093 NC16 NC42 NC54 NC58 NC59
ND07 ND32
5C006 AA16 AC02 AF06 AF44 AF46
BB11 BC13 BC16 BF02 BF08
EA01 FA14
5C080 AA10 BB05 DD08 EE29 FF09
JJ02 JJ04 JJ05 KK02